

PERTEMUAN

12

Reduced Instruction Set Computer

Reduced Instruction Set Computer (RISC) #1

- Arsitektur RISC merupakan kemajuan yang sangat dramatis dalam frase sejarah arsitektur CPU. Dan merupakan tantangan bagi arsitektur konvensional

REDUCED INSTRUCTIONS SET COMPUTER (RISC) #2

- Walaupun sistem RISC telah ditentukan dan dirancang dalam berbagai cara berdasarkan kelompok-kelompoknya, elemen penting yang di gunakan oleh sebagian rancangan adalah sebagai berikut :
 - Set instruksi yang terbatas dan sederhana
 - Register general purpose yang berjumlah banyak, atau penggunaan teknologi kompiler untuk mengoptimalkan pemakaian registernya
 - Penekanan pada pengoptimalan pipeline instruksi

1. Karakteristik karakteristik Eksekusi Instruksi

- Salah satu bentuk evolusi komputer yang paling di rasakan adalah adalah evolusi bahasa pemrograman

Karakteristik dari beberapa prosesor CISC, RISC dan Superskalar

Karakteristik dari beberapa prosesor CISC, RISC dan Superskalar			
Karakteristik	CISC (Complex Instruction Set Computer)		
	IBM 370/168	VAX 11/780	Intel 80486
Tahun dibuat	1973	1978	1989
Jumlah instruksi	208	303	235
Instruksi (Bytes)	2-6	2-57	1-11
Mode pengalamatan	4	22	11
Jumlah register general purpose	16	16	8
Ukuran memori kontrol (Kbits)	420	480	246
Ukuran cache (Kbytes)	64	64	8

Karakteristik RISC

Karakteristik	RISC	
	Motorola 88000	MIPS R4000
Tahun dibuat	1988	1991
Jumlah instruksi	51	94
Instruksi (Bytes)	4	32
Mode pengalamatan	3	1
Jumlah register general purpose	32	32
Ukuran memori kontrol (Kbits)	-	-
Ukuran cache (Kbytes)	16	128

Karakteristik Super Skalar

Karakteristik	Super Skalar	
	IBM RS/System 6000	Intel 80960
Tahun dibuat	1990	1989
Jumlah instruksi	184	62
Instruksi (Bytes)	4	4,8
Mode pengalamatan	2	11
Jumlah register general purpose	32	23-256
Ukuran memori kontrol (Kbits)	-	-
Ukuran cache (Kbytes)	32-64	0,5

Aspek-aspek Komputasi

- Untuk memahami RISC harus diawali dengan tinjauan singkat tentang karakteristik eksekusi instruksi
- Aspek-aspek komputasi yang dimaksud adalah sebagai berikut :
 - A. Operasi-operasi yang di lakukan
 - B. Operand-operand yang di gunakan
 - C. Pengurutan eksekusi

A. Operasi

	Kejadian Dinamik		Instruksi Mesin Berbobot		Referensi Memori Berbobot	
	Pascal	C	Pascal	C	Pascal	C
Assign	45	38	13	13	14	15
Loop	5	3	42	32	33	26
Call	15	12	31	33	44	45
If	29	43	11	21	7	13
Goto	-	3	-	-	-	-
Other	6	1	1	1	2	1

B.Operand

	Pascal	C	Rata-rata
Konstanta Integer	16	23	20
Variabel skalar	58	53	55
Array/Struktur	26	24	25

2. Penggunaan File Register Besar #1

- Alasan diperlukannya penyimpanan register adalah dengan melihat kenyataan bahwa menyimpan register merupakan perangkat penyimpan paling cepat, yang lebih cepat dibandingkan dengan memori utama dan memori cache.
- File register secara fisik berukuran kecil, dan umumnya berada pada satu keping dengan ALU dan Control Unit dan hanya memakai alamat yang lebih pendek dibandingkan dengan alamat-alamat cache dan memori

Penggunaan File Register Besar #2

- Dengan demikian, di perlukan strategi yang dapat menjaga operand-operand yang paling sering di akses tetap di dalam register dan untuk meminimalkan operasi-operasi register memori
- Dalam mamaksimalkan register dipakai 2 pendekatan
 1. Pendekatan perangkat lunak
 2. Pendekatan perangkat keras

3. Register Windows

- Penggunaan register dalam jumlah yang besar akan mengurangi kebutuhan mengakses memori
- Dalam hal ini tugas perancang adalah mengatur register-register sedemikian rupa sehingga tujuan dapat tercapai

4. File Register Berukuran Besar VS Cache #1

- File register yang diorganisasikan menjadi dua jendela, berfungsi sebagai buffer kecil yang cepat untuk menampung subset seluruh variabel yang memiliki kemungkinan besar akan banyak di pakai
- File register berfungsi lebih menyerupai cache memori
- File register dapat tidak efisien dalam menggunakan ruang, karena tidak semua prosedur akan memerlukan ruang jendela sepenuhnya yang telah diberikan

File Register Berukuran Besar VS Cache #1

- File register dapat tidak efisien dalam menggunakan ruang, karena tidak semua prosedur akan memerlukan ruang jendela sepenuhnya yang telah diberikan
- Sebaliknya cache memiliki ketidak efisienan lainnya yaitu
 - Data akan di baca kedalam cache dalam bentuk blok-blok.
 - sedang file register hanya berisi variabel-variabel yang sedang di gunakan.
 - Cache membaca suatu blok data, yang mungkin sebagian darinya tidak akan di gunakanCache memiliki kemampuan untuk menangani variabel global dan juga variabel lokal

File Register Besar Vs Cache

File Register Besar	Cache
Semua skalar lokal	Skalar lokal yang baru di pakai
Variabel-variabel individual	Sekelompok memori
Variabel-variabel global yang di asign kompiler	Variabel global yang baru di pakai
Save/restore tergantung kedalam pertimbangan prosedur	Save/restore tergantung algoritma penggantian cache
Pengalamatan register	Pengalamatan memori

5. Optimasi Register Berbasis Kompiler

- Pada mesin RISC hanya tersedia register dalam jumlah yang sedikit (16-32 buah)
- Disini penggunaan register yang telah di optimalkan tersebut merupakan tanggung jawab kompiler
- Fungsi kompiler adalah untuk menjaga operand bagi komputasi sebanyak mungkin di dalam register dan bukannya di dalam memori utama.
- Hal itu ditujukan untuk meminimalkan operasi load dan store

6. Karakteristik CISC Vs RISC

- Rancangan RISC dapat memperoleh keuntungan dengan mengambil sejumlah feature CISC
- Rancangan CISC dapat memperoleh keuntungan dengan mengambil sejumlah feature RISC

Ciri-ciri RISC : #1

1. Instruksi berukuran tunggal
2. Ukuran yang umum adalah 4 Byte
3. Jumlah mode pengalamatan data yang sedikit (< 5 buah)
4. Tidak terdapat pengalamatan tak langsung
5. Tidak terdapat operasi yang menggabungkan operasi load / store dengan operasi aritmetika

Ciri-ciri RISC : #2

6. Tidak terdapat lebih dari satu operand beralamat memori per instruksi
7. Tidak mendukung perataan sembarang, bagi data untuk operasi load/store
8. Jumlah maksimum pemakaian memori management Unit (MMU) bagi suatu alamat data adalah sebuah instruksi
9. Jumlah bit bagi register specifier sama dengan lima atau lebih
10. Jumlah bit floating point register specifier empat atau lebih

7. Kontroversi RISC dan CISC #1

- Tidak terdapat mesin-mesin RISC dan CISC yang sebanding dalam hal harga, tingkat teknologi, kompleksitas gate, kecanggihan kompiller dsb
- Tidak terdapat pengujian program yang pasti. Kinerja bervariasi sesuai dengan programnya
- Kesulitan dalam mengumpulkan akibat-akibat yang disebabkan perangkat keras yang berkaitan dengan keterampilan dalam membuat kompiller

Kontroversi RISC dan CISC #2

- Kesulitan dalam mengumpulkan akibat-akibat yang disebabkan perangkat keras yang berkaitan dengan keterampilan dalam membuat kompiler
- Sebagian besar analisis komperatif tentang RISC dilakukan pada mesin-mesin “mainan” bukannya pada mesin-mesin komersial. Selain itu, sebagian besar mesin yang tersedia secara komersial dan di iklankan sebagai RISC memiliki karakteristik campuran antara RISC dan CISC. Dengan demikian, perbandingan yang adil dengan mesin CISC komersial dan murni sangatlah sulit di laksanakan
- Dalam beberapa tahun terakhir, kontroversi RISC dengan CISC semakin berkembang.

Kontroversi RISC dan CISC #3

- Hal ini disebabkan karena terjadinya semakin konvergensinya teknologi.
- Dengan semakin bertambahnya kerapatan keping dan semakin cepatnya perangkat keras, maka sistem RISC menjadi semakin komplek
- Bersamaan dengan hal itu, untuk mencapai kinerja yang maksimum, Rancangan CISC telah di fokuskan terhadap masalah-masalah tradisional yang berkaitan dengan RISC, seperti misalnya pertambahan jumlah register general purpose dan penekanan pada rancangan pipeline instruksi

selesai